## PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2001-022808

(43) Date of publication of application: 26.01.2001

(51)Int.CI.

G06F 17/50

GO1R 31/28

(21)Application number: 11-193869

(71)Applicant:

MATSUSHITA ELECTRIC IND CO LTD

(22)Dat of filing:

08.07.1999

(72)Inventor:

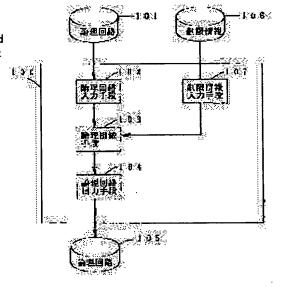
MAE YOICHIRO

KAWAMOTO ISAO

# (54) LOGIC CIRCUIT REDUCING DEVICE, METHOD AND DEVICE FOR LOGIC SIMULATION

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce logic corresponding to the purpose of verification at a high speed in the logic verification of a large scale circuit. SOLUTION: Concerning this logic circuit reducing device, a device 100 for converting logic circuits is provided with a means 102 for inputting an object circuit to be verified composed of a logic circuit 101, a limit information input means 107 for supplying limit information 106 corresponding to the verification purpose and a logic reducing means 103 for reducing the inputting object circuit to be verified on the basis of the limit information. The logic simulation method simulates the operation of the logic circuit 101 in which the logic is reduced using this logic circuit reducing device.



### **LEGAL STATUS**

[Dat of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Pat nt number]

[Dat of registration]

[Number of appeal against examiner's decision of rejection]

[Date of r questing appeal against examiner's decision of

rejection]

[Dat of xtinction of right]

Copyright (C); 1998,2000 Japan Patent Office

# THIS PAGE BLANK (USPTO)

(18) 日本四谷町子 (1 b)

(12) 公開特許公報(4)

**特開2001-22808** (11)特許出國公園每号

(P2001-22808A)

(43)公開日 平成13年1月28日(2001.1.28) (TA). TEL 664K 2G032 5 B 0 4 6 124 16/60 G01R 31/28 GOBF

G06F 17/50 G01R 31/28

(51) Int.C.

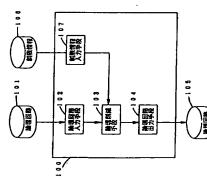
金多月 存在 野球 大野状 競技項の数5 01

(21) 出版路号	<b>49周平</b> 11-183869	(71) 出版人 00005821	000005821	
			松下電器戲樂株式会社	
(22) (FIETH (22)	平成11年7月8日(1999.7.8)		大阪府門真市大宇門桌1006番地	
		(72) 発明者	(72) 発明者。 哲一年	
			大阪府門其市大学門第1006番地 松下電器	松下氟器
			度聚株式会社内	
		(72)発明者	4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4	
			大阪府門東市大学門東1006番地 松下電器	松下馬路
			政策探式设计内	
		(74) 代理人 100076174	100076174	
			<b>弁理士 官并 贱夫</b>	
		F4-4(	F ターム(作事) 2032 AA01 AC08 AH07	
			55046 AAD8 BAG3 JAG5	

# (54) 【発明の名字】 「春風回路院域投資ならびに管理ショュアーションが治されび投資

[解決手段] 論理回路101から構成される被検証対象 8を与える軻殴情報入力手段101と、軻殴情報に益つ じた倫理の削減を行い、高速な倫理回路削減装配ならび 回路を入力する手段と、検証目的に応じた剣閥情報10 8、入力された被検証対象回路を削減する論理削減手段 103を備える。韓国シミュレート方法は、この韓国回 路削減装置を用いて鈴畑を削減された鉛翅回路の動作を (即題) 大規模回路の論理検証において、検証目的に戊 に倫理シミュレーション方法および装置を提供する。

ソミュレートする。



を入力する手段と、検証目的に応じた制限情報を与える **以阪情報入力手段と、前記制政情報に基づき、入力され に前記被検証対象回路を削減する論理削減手段を備えた 医球球层 超回图 6**  **請求項2] 胎団回路から様成される被検証対象回路** の動作のシミュレーション装置であって、酵水項1配配 の過程回路削減装置を用いて論理を削減された論理回路 の動作をシミュレートすることを特徴とする論理シミュ

ន

2 **韓国回路の動作をシミュレートすることを特徴とする協** 「和水項3」 協盟回路から構成される被検証対象回路 **の慧行のツミュフーション税関わせった、 核原回む方** 5 制限情報入力手段と、前記シミュレーション時刻に依 **作った世記監察を集た描しを意記シミュフーション部** を分割するシミュレーション時刻分割手段と、分割され たショッフーション時刻毎代入力された何配被後配対象 回路を削減する論理回路削減手段とを備え、削減された **いかしシミュレーション時刻の依存した劇殴情報を与え 鮖シ、3フーション根関。** 

【群水項4】 プロセッサ部と、韓職回路部とから成る 放検証対象回路の動作の動理シミュレーション装置わる って、前記論理回路部の制限可能情報を与える可制限情 アの命令動作を解析する手段と、前記ソフトウェアの命 え、前記プロセッサ部の命令動作まで含めて前記論風回 報入力手段と、前記プロセッサ部を制御するソフトウェ 令動作の解析により制限情報を抽出する制限情報抽出手 段と、抽出された前記和限情報に基づき前記被検証対象 路部の動作をシミュレートすることを特徴とする協理シ 回路の前記論理回路部を削減する論理削減手段とを備 ペ マーション独尉。

範囲を指定するソフトウェア指定情観入力手段と、前記 倫理回路部の制限可能情報を与える可制限情報入力手段 生成し且つ前配プロセッサ部のプログラム命令系列を生 被技能対象回路の動作の強強ソミュアーション被倒れる 指定恰似と前記論項回路部の可範限情報より朝限情報を 前記論理回路部を削減する論理削減手段とを備え、前記 プロセッナ部の命令動作まで含めて質配強強回路部の動 【酢水項5】 ブロセッサ部と、輪磨回路部とから成る った、餀記プロセッケ街を慰留するソントウェアの検照 と、前記ソフトウェア指定情報入力手段のソフトウェア 収するコンパイラと、抽出された世記制版情報に描しま 午やシェッレート かんこ かちをなっす る智風 シェッフー

ンを行なう結果となる。

(発明の詳細な説明)

0001]

[発明の属する技術分野] 本発明は、論理を削減する論 理回路削減装置ならびに論理の検証のための論理シミュ

特開2001-22808

3

路の見行のシミュフーションや相当にシミュフートする 英配を提供するものである。

[0002]

る。また、回数回路のクロックサイクルにイベントや殴 、従来の技術)従来の韓国物証は、被検証対象回路であ ション処理は土にイベントドリどン処理で行なわれてい 4を最高回路に対する時間シミュレータによるシミュレー ソョン方 ポット 行なむ たんごめ。 多への 種間 シミュレー **所つた、焙送なサイケルストイス材力へ登略シェュアー ション中祇も昭先され、桜用化されている。** 

[0003]また、被検証対象回路を、入力テストバタ ーンの解析により信号値が変化しない即分の論理を削減 するにんにより、被後間対低回路のショップーションや 高速化する方法が関示されている(特関平6-2431 90号)。 [0004]また、プロセッサ部とプロセッサにより劇 御されるハードウェアを持ち、ソフトウェアプログラム コードとハードウェアが相互に作用を及ぼす動作の検証 **が沿としては、 ノロセッケ部や命令フステンミュフータ** たシミュレートし、韓国回路部をクロックサイクルにお いて英語のチップと同一動作をする(以後、サイクルア キュレート) シミュレーションモデルから、 ノロセッサ からの入出力アクセス年の動作レベルに変換し、ブロセ ッケ部も契核した智風回路的によりシミュフーションを 行なろ方法が関示されている (特閣平10-18778 94).

(0000)

一貫つを包拾しなこれとが多く、免むなソミュフーソコ **ションでは、非常に大規模な韓国回路の場合、韓国検証** に耿大な時間がかかる。 半導体技術の進步により1つの 半導体拡積回路の中化プロセッサ部、鉛粗回路部、メモ このような大規模回路の検証は、複数の検証パターンに 分割されることが多く、名物師パターンでは韓国回路の リがまとめられる現状においては、サイクルスースショ 【発明が解決しようとする瞑題】過なの論題シミュレー 現英的な時間で陰理検証を行なうことは難しい。 また、 ュレータを用いたとしても、即大な検証が必要であり、 유

パターンの数析により、個母値が変化しない部分の協理 **春町減することによりシミュレーション対象となる勧盟** 回路の削減を行い、シミュレーションの指送化を図る方 が、韓国の包袱が入力テストバターンに依存しているた め、そのテストバタン作成は容易ではない。さらに、被 **検証対象回路内にメモリやレジスタが存在する場合、シ** ミュレーションの加切において値を設定する。入力テス トパターン上では、初期数定後にメモリやレジスタの値 を変更しない場合、入力テストバターンに依存した情報 [0008]また、被検証対象回路に与える入力テスト からではメモリやレジスタの削除を行なうことはできな 抜では、余分なシミュレーションを行なうことはない ន

[0007] ブロセッサ部を命令フヘルシミュレータむ **シミュレートし、韓国回路部やプロセッナからの人出力** アクセス毎の動作レベルに変換する方法では、輪廻回路 部の抽象質が扱いために複選ツミュフーションが回館で あるが、クロックサイクルでの被値が行なわれておち ず、検証精度に問題がある。 [0008]本発明は、かかる点に鑑みてなされたもの であり、その目的は、被検証対象倫理回路の飴理検証の <u>の限定的税に基づいて簡理を削減し、高速に簡買ときましーションを行なうことができる協理回路削減検度およ</u> <u>レーションを行なうことができる協理回路削減検度およ</u> び倫理シミュレーション検置を処供するものである。 **倫理シミュレーションにおいて、検証項目を限定し、そ** ソフトウェアブログラムコードとハードウェアが相互に 【0008】また、プロセッサ節と論理回路部を含み、

理回路部の情報と、ソフトウェアの解析により、検証を 作用するシステム全体のシミュレーションにおいて、勧 し、韓雄を削減することにより商譲な韓国シミュレーシ 行なうソフトウェアから倫理回路部の削減情報を作成 ョン装置を提供するものである。 [0010]

2

**治理削減装置を用いてシミュレートすることにより、** 触 **に、大規模輸理回路の論理シミュワーション装置におい 糸回路の胎理を削減する胎理回路削減装置であり、この** 【瞑題を解決するための手段】 上記目的を達成するため た卸限情報を与え、与えた制限情報に基づき、被検証対 理シミュレーションの速度を高速化し、検証時間を削減 【0011】請求項1記載の論選回路削減装置は、論理 と、伽服情報に基づき、入力された被検証対象回路を削 C、本発明は、被検配対象回路に対して検証目的に応じ 回路から構成される被検証対象回路を入力する手段と、 **検証目的に応じた制限情報を与える制限情報入力手段** する倫理シミュレーション方法ねよび装置である。 **係する胎理削減手段を備えたものである。** 

る方法により、被検証対象回路を入力し、検証目的に応 ば、検証目的に応じた飼閥情報を与え、その制限情報に 基づき倫理回路から構成される被検証対象回路を削減す じた町阪信頼を入力し、入力した町阪信頼に越るを、入 力された被検証対象回路を削減することができる。この ため、英選に勧照シミュレーションを行なろことがたき [0012] 請水項1記載の論理回路削減装置によれ

[0013] 静水項2記載の輪型シミュワーション方法 ミュワーション複雑であった、糖水項 1 記載の韓題回路 削減装置を用いて論理を削減された論理回路の動作をシ は、蘭理回路から構成される被検配対象回路の動作のシ ミュレートすることを特徴とするものである。

[0014] 請求項2記載の論題シミュレーション方法 によれば、即減された胎型回路の動作をツミュレートす ることにより、輪廻シミュレーションを南遠化すること 【0015】野女伍3記銭の御風ツミュフーション被囮 は、韓理回路から構成される被検配対象回路の動作のシ **ミュレーション被闘 むもった、被原田也に応じをしツミ** ュレーション時刻に依存した約限情報を与える制限情報 入力手段と、シミュレーション時刻に依存した制限情報 **た抽しむシミュフーション邸図を少盤すのシミュフーツ** ョン時刻分割手段と、分割されたシミュレーション時刻 **毎に入力された被検証対象回路を削減する胎理回路削減** 手段とを備え、削減された論理回路の動作をシミュレー トすることを特徴とするものである。

ョン時刻に依存した制限情報に基づき、シミュフーショ 【0018】糖水斑3記銭の物阻シミュフーション被函 によれば、検証目的に応じた制限情報の各々にシミュレ ーション時刻の女存した剣殿情報を与え、シミュレーツ ン時刻を分割し、分割されたシミュレーション時刻毎に 被検証対象回路の論理を削減し、論理シミュレートする 方法により、全体の倫理シミュレーションを高速化する ことがたきる。

[0017] 請求項4記載の論題シミュレーション装置 は、ブロセッサ部と、韓国回路部とから成る被検証対象 回路の動作の輸出シミュフーション校配にあった、韓国 倫理回路部の助作をシミュレートすることを特徴とする プロセッサ部を制御するソフトウェアの命令動作を解析 概に描んき被検証対象回路の強強回路部を削減する協理 する手段と、ソフトウェアの命令動作の解析により制限 **常報を抽出する制限情報抽出手段と、抽出された制題信** 則減手段とを備え、ブロセッサ部の命令動作まで含めて 回路部の制限可能情報を与える可制限情報入力手段と、 **6006.** 

【0018】糖水頃4配敷の物理シミュフーション装配 報を入力し、この制限情報とソフトウェアの命令動作の された制限情報に基づき物理を削減する方法により、輸 によれば、ブロセッナ部を制御するソフトウェアの命令 **仏作を解析し、論理回路部に与えることができる柳眼情** 解析結果から、論理を削減する制限情報を抽出し、抽出 踊シミュレーションを南張化するのとがたきる。

回路の見行の協協シミュアーション被関わめった。グロ セッサ部を制御するソフトウェアの検配範囲を指定する **始情報を与える可削限情報入力手段と、ソフトウェア指** 【0019】 請求項 5 記載の勧用シミュアーション被職 は、プロセッサ部と、韓選回路部とから成る被検配対象 ソフトウェア指定情報入力手段と、論理回路部の制限可 **ご情報入力手段のソフトウェア指定情報と論理回路部の** 可制限情報より制限情報を生成し且つブロセッサ部のブ ログラム命令系列を生成するコンパイラと、抽出された 制限情報に基づき論理回路部を削減する論理削減手段と

を備え、プロセッナ部の命令動作まで含めて韓理回路部 の動作をシミュレートすることを体致とするものであ 【0020】酢水項5記載の韓思シミュレーション複図 によれば、検証目的に応じて、プロセッナ部を制御する ソフトウェアを指定し、**渤**理回路部に与えることができ **合系列を生成するとともに倫理回路部の制限情報を生成** る制限情報から、ブロセッサ部を制御するブログラム命 生成された制限信頼に基づき勉強を削減する方法に より、シミュレーションを陶湖化することができる。

[0033] 図24は倫理削減手段103で実行する論

[発明の英雄の形態] 以下、本発明の英雄の形態につい て、図を用いて説明する。

[0023] 図1は精水項1に係る構理回路削減装置の 【0022】 (第1の実施の形態) 第1の実施の形態で は、醋水項1に係る角明に関して図を用いて説明する。 構成を示す図である。

手段102と、勧盟回路101のシミュレーション東行 は、変換する対象の回路10.1を入力する論理回路入力 と、制限情報108に基づいて対象の回路101から所 望の検証に不必要な回路を削除する倫理削減手段103 時の制限情報106を入力する制限情報入力手段107 と、不必要な回路を削除して得られた変換後の論理回路 [0024]図1において論理回路の変換装置100 105を出力する論理回路出力手段104を備えてい

2

路の削減の対象となるハードウェア配近言語を用いて配 [0025]次に、例を用いて第1の実施の形態に係る **倫理回路削減の方法を具体的に説明する。図2は齢理回** 述された韓理回路の記述の例である。

ション時の使用方法について与える制限情報の一段であ [0026] 図3は図2の番組回路に対したシミュレー

名、301は加える制限の種類、302は信号を固定し [0027] 図3において300は制限を加える信号 て用いる場合の信号値である。

【0028】倫理回路に加える劇閥の種類301におい C. "flx" は信号値を固定して用いることを示してい [0029] この制限は、必要とする検証を行なう期間 内には値を固定して用いる場合等に使用することができ 【0030】また、"1gnore"はケミュフーション邸に簡 を参照する必要のない信号であることを示しており、必 要とする検証において、値を観測する必要がない信号が ある場合などに用いることができる。

[0032] 図23は第1の実施の形態に係るハードウ (0031)図4は図2の倫理回路を、図3の制限情報 **た雄んを第10単徳の形態やの韓国回路部域被罰や使用** した結果作成される韓理回路の記述の例である。

夜間2001-22808

レイ装屋、2302は設計者があちゆる情報や処理命令 を行う中央演算処理装置、2304は各階額を格納する ェアの構成図の一例を示しており、図23において、2 301は処理されたあらゆる情報をみるためのディスプ を入力するためのキーボード、2303はあちゆる処理 記憶装置である。

国の削減方法を示す図である。図24において、240 1は制限情報108に処理していない項目が存在するか どうかを判定する処理、240点は制限情報106から 未処理の制限情報を選択する処理、2403は選択した **制限情報により指定される信号を含む被代入項または式** 風、2404は選択した飼閥情報により指定される信号 404で選択した式を2402で選択した制限情報を用 いて論理の圧縮を行なう処理、2408は2405で論 閏圧縮された式または2404で選択した彼代入項を含 を含む彼代入項または式を選択する処理、2405は2 の中に未処理のものが存在するかどうかを判定する処 む文を圧縮または削除する処理である。 ន

[0034] 2405の式の圧縮処理では、制限情報が **信号の固定である場合に、選択した式中の指定信号を定** [0035]2408の文の圧縮または削除処理では、 数に置き換え、漢算規則に従い始題を圧縮する。

条件式が固定値となった条件女の田箱、被代入項の信号 が固定する信号または観測する必要がない信号に指定さ **れている場合の代入文の削除、文を削除することより内** 容のなくなった根文の削除を行なう。

[0038]次に、実際に図24の方法に従い、図2の **倫理回路の起述を図3の制限情報を用いて圧縮する手順 についた設配する。** 

【0037】図2の韓理回路に対して図3の制限情報が 与えられた場合、まず最初の制限情報303に注目す 【0038】 飼服情報303はレジスタ変数"mod"を定 数に固定する指定であるため、図2からレジスタ変数"m ode"を含む式を被索し、選択した式に含まれる変数"mod e"を定数に置き換え、輪頭を圧縮する。

[0039]また、信号を固定する変数が代入文の左辺 に存在する場合、その文を削除する。

[0040] 具体的には図2での30行か537行だ対 しては、各代入文の右辺の式に変数"mode"が含まれるた め、これを固定値(1 8 遊数の"fa")に置き換え、式を 倫理圧縮することにより、図4の21行から24行のよ うに圧縮され、図2 での2 0行と2 3行に対しては各代 入文の被代入項が値を固定する信号であるため、その代 入文を削除し、これにより1f文と always文の内容がなく なるためこれらも削除し結局18行から25行の文が削 ş

[0041]次に、第2の制限情報304に注目し、変 50 数"re"が含まれる式を圧縮する。 働される.

€

[0043] 阿照情報305は変数"sigovf"を観測しな いといり指定ためるため、"sigovr'の個条シミュレーシ

[0044] このため、図2の41行の"sigovf"を被代 人項に持つ代人文を即除する。

【0045】以上の処理により、偽理回路図2の配近は

図4に変換される。

や用いたが、からかかの街の咒凶四點、また息行フスラ やゲートレベルの記述に対しても回核に不収制分の門窓 Verilog-HOLC かれたドフベルの配送を用いた数 [0046]なね、ここでは入力とする始風回路とし を行なえることは貫うまでもない。

【0047】以上のように、本処明の第1の英簡の形態 [0048] (第2の英趙の形態) 第2の実描の形態で 図5は間状型2、3に係るシミュレータの構成を形 によれば、助水項1に係る発明である論理回路削減装置 5.目的とする物証に不必要な部分を削除することによ **む、核磁なシミュフーションが凹部で、回路結膜の小さ** は、酵水項2、3に係る発明に関して図を用いて説明す こソミュレーションモデルの配送を得ることがたきる。 

**院 ストシ 取れ回路 を ソミュ フーション 配給 値 不 削除する** 別分割手段508と、分割されたシミュレーション時刻 母に被検証対象回路(静理削減後の路理回路504)か 【0048】図5において動画回路のシミュレータ50 0は、彼後胚対象回路501を入力する路理回路入力手 段502と、韓国回路に対するミュフーション東行時の 421の韓国野漢中数503と、葛的な智威を養に描しい トンドュフーション 邸区 外公費 ナるシミュフーション 弱 **の不収部分を凱答したシミュレーションモデルを作成す** る第2の倫理回路削減手段505と、作成されたシミュ フーションモデルを用いたシミュフーションを行なるシ [0050]次に、例を用いて第2の実施の形態に係る 節的な包取情報507m掛んにれ対象回路から形質の数 帕限情報507を入力する阿限情報入力手段508と、 ミュレーション手段508を備えている。

【0051】図8はシミュフーション対象となる知画回 ツミュワータを具体的の数型する。

路により構成されるシステムモデルの最上位階層を殺す

(0052] ただし、図8において、セジュール"Hite [0053] 図7は図8のシステムモデルに対したシミ ュレーション時の使用方法にしてトロスも質問が敷の一 rit、図2の記述で扱された韓国回路である。

[0054]図7において700は胸限を加える信号ま

たはモジュール名である。

は信号値を固定して用いることを示し、"1gnore"はシミ とを示し、"remove"はモジュールインスタンスを取り쭹 ュレーション時に値を参照する必要のない信号であるこ 【0055】701は加える剣閥の種類であり、"flx" くことを示している。

【0058】702は個号を固定して用いる場合の倡号 値であり、"hold"は信号値を固定する時刻に数定されて いる値に固定することを示している。

**はシェュレーション時数...1000..に他限を招えることを示** [0057] 703は極度を加えるシミュレーション語 l, "posedge system.mode", "negedge system.mode"|1 それぞれ信号"mode"の値が1または0に変化した時点で 図を設定する条件、104は包酘を緊張するシミュレー ション時刻を設定する条件であり、"initial"はシミュ フーション庭粒管に甦覧を拒えることを示し、"#1000" **製限の数定、解除を行なうことを示している。** 

【0058】図25は、図5の505で英行する韓国回 路削減方法を示す図である。

の出力ボートに依頼していた信号線をインスタンスを削 [0080] ただし、2503の論理回路を圧縮する処 理では第1の英語の形態で示した図24に従い、 い理の [0059]図25において、2501は時刻分割手段 のものが存在するかを判定する処理、2502は制限情 報507から処理を行なう制限を選択する処理、250 3 は遠択した制限を用いてインスタンス内の始盟回路を 圧縮する処理、2504は選択した制限に従いインスタ ンスを削除する処理、2505は削除したインスタンス 除した時点での値に散定する処理、2508は時刻分割 手段50gにより分割された時刻に解除する制限の中に 未処理のものが存在するかを判定する処理、2507は 解除する制限を選択する処理、2508は選択した制限 509により分割された時刻に加える制限の中に未処理 を用いて加えていた変更を元の状態に戻す処理である。 圧縮を行なり。

[0061] 図23は第2の実施の形態に係るハードウ 301は処理されたあらゆる情報をみるためのディスプ レイ装置、2302は120計者があちゆる情報や処理命令 を入力するためのキーボード、2303はあちゆる処理 を行う中央演算処理装置、2304は各情報を格納する ェアの存成図の一色や示しており、図23において、2 配位装置である。

は、被検証対象回路(図6)と制限情報(図7)が与え **のためん、色版存集(図1)の中がの、シェュフーショ** の智理創練手段503ペポり、第1の根核の形態と回捻 ン開始前に処理可能な静的な制限情報を選び出し、第一 [0082] 類2の英語の形態に係るシミュレータで に回路を削減する。

がされ、704には何も設定されていない項目が選び出 され、インスタンス"system.filter』"に対応するモジュ [0063]図7の例では、703に"Initial"の設定

ールは図4のように変換され、インスタンス"system.f1 ter2"に対応するモジュールは図8のように変換され 【0084】次に、第1の倫理削減手段503により作 **成されたシミュレーションモデルを用いた、シミュレー** [0065] この時、#2の英雄の形態に係るシミュレ り、ショュアーションの単行時の制限情報に指定された り、被シミュワーション対象のモデルを動的な制限情報 成立している場合、第2の論理回路削減手段505によ 条件703または704が成立していないかを観測し、 ータでは、シミュレーション時刻分割手段50gによ ション年段508によりシミュレーションを行なう。 に基づいて図25のように緊殺する。

【0088】図7の例では、4行と7行が動的な制限情 報に相当する。

手段505はインスタンス"system.filter2"に対応する [0061] まず、シェスアーションが図りの群4行の 匈限を加えるシミュレーション時刻を散定する条件であ した年10世紀の形数と回換の整盤を削減し、図4のよ node"の値が8'hfaであるとすると、第2の簡単回路間減 る時刻1000K満し、Cの時の変数"system.filter2 モジュールの記述 (図8) の変数 'mode''を8'hfaに固定 5に変換する。

2

(ソスタンス"system.filter2"に対応するモデルとして 図8の代むりの図4を用いたシミュレーションを紹介す [0088]そした、シミュレーション手段508は、

ミュレーション時刻を散定する条件が成り立つため、勧 **収在数六抽んやシミュフーション紅袋(図6) セカイン** を作成し、図6の代わりに図9を用いてシミュレーショ [0069]次代,信号sys.modeの値が0かち1に変化 した場合、図1の第1行の制限に対し、制限を加えるシ スタンス"system.filter2"を取り除いたモデル(図9) ンや低行する。

【0010】ただし、この時削除したインスタンスの出 **力値については、削除時の値を保持するように設定して** 

5ツミュレーション時刻を1800年 5条件が成り立ち、奥 行中のシミュフーション対象を図9から図6に戻したシ [0071] さちに、信号sys.modeの値が1かち0に変 化した場合、図7の第7行の制限に対し、剣限を解除す ミュフーションや結ばする。

【0072】ただし、この時戻されるインスタンス"sys

[0073]なお、第2の英緒の形徴では倒限を加える ンミュフーション邸然の数節を包取存在としたシミュフ ーション関始信に与えてこるが、韓国回路のシミュレー かた ユーシムンセンメース やた 行つし、ショコフーショ ten.filter2"の内部状態は、削除時の値を用いる。 ノ途中に与えることも可能である。

S 【0074】以上のように、本発明の第2の英値の形態

は定数値をデスティネーションで指定されるレジスタA

ල

梅間2001-22808

る校覧に必要なシミュレーションを複選に行なりことが ミュフーションが投たより、シミュフーションの紅飲ん なる韓国回路から、目的とする検証に一定の制固不必要 になる部分を、特定期間削除することにより、目的とす **によれば、100次担2、3 に係る鬼町である協盟回路のシ** 可能となる。

【0075】(第3の英粒の形態) 併3の実施の形態で は、酵水斑4Kかかる発明について図を用いて説明す

ョン手段の論理回路制限情報を抽出する手段の概略概念 [0078] 図10は16水母4に係る数阻シミュワーツ 유

可制限情報であり、1012は可制限情報を入力する可 トウェア命令系列であるマシン語である。1011は始 **風回路に与えることができる制限情報である論理回路部** 如政情報入力手段である。1002は可如政情報入力争 段1012からの情報より、韓国回路の制限情報108 [0077] 図10において1001は客柜対象のソン を抽出する劇風情報抽出手段である。

を行う中央演算処理装置、2304は各情報を格納する 7.4 被国、2302は設計者があちゆる信仰や処理命令 を入力するためのキーボード、2303はあちゆる処理 [0078] 図23は43の央箱の形態に係るハードウ 301は処理されたあらゆる情報をみるためのディスプ ェアの構成図の一角を示しており、図23において、2 配体装置である。

[0078]次に、資を用いて#3の実施の形態の勧奨 シェコフーション単仮や具体包含製取する。 図1 1 はか

レジスタに代入する算術演算命令である。命令SUBは る。命令しひはアドレスにより指定されるメモリ領域の データからレジスタAまたはレジスタBKデータを転送 するデータ転送命令である。命令STはレジスタAまた はレジスタBからアドレスにより指定されるメモリ領域 5. レジスタPSRの1ピット目は割込みに対するマス ケアットになっており、このアットが1の場合は観込み 目に1が散定される。命令ADDはソースで指定される ネーションで指定されるレジスタAまたはレジスタBと を加算し、枯味をデスティネーションで指定されている ソースで指定されるレジスタAもしくはレジスタBまた Kデータを転送するゲータ転送命令である。命令MOV はソースで指向されるレジスタA もしくはレジスタBま たは定数値をデスティネーションで指定されるレジスタ を受け付けず、0の場合は割込みを受け付ける。スター た、朝込みを受け付けた時は自動的にPSRの1ビット レジスタA もしくはレジスタBまたは定数値とデスティ AもしくはレジスタBまたはレジスタPSR(プロセッ ト時はPSRの1ビット目は1に設定されている。ま ミュレートされるプロセッサの命令セットの一例であ ナステータスレジスタ) に代入する弊格資兵命令であ

ន (はレジスタBまたは定数値とデスティネーションで指 をデスティネーションで指定されるレジスタに代入する を比較し、等しければ比較枯果フラグをセットし、等し またはレジスタBから減算し、結果をデスティネーショ /で指定されているレジスタに代入する算術資算命令で ある。命令MULはソースで指定されるレジスタAもし 定されるレジスタAまたはレシスタBとを乗算し、結果 耳術演算命令である。命令CMPはソースで指定される レジスタAもしくはレジスタBまたは定数値とデスティ くなければ比較結果フラグをリセットする比較命令であ f割り込み処理復帰命令である。命令NOPは何も処理 ネーションで指定されるレジスタAまたはレジスタBと る。比較結果フラグは次にCMP命令が実行されるまで 保存される。命令BEQは、比較結果フラグがセットさ ジャングさせる発件分岐命令である。命令JMPはラベ **いた指定されている命令位置に処理をジャンプさせる無** 身が入力される前に処理されていた命令位置に処理を戻 を行わない。命令HALTは割り込みが入力されるまで **トていれば、ラベルで指定されている命令位置に処理を** 条件分岐命令である。命令RETIは割り込み信号が入 わされた後に処理される割り込み処理から、割り込み信 回も行なわない。このブロセッサは1クロックに1命令 **美行することができる。** 

ち成る被検証対象回路の例である。1201は図11の 命令セットを持つプロセッサである。1202はプロセ 【0080】図12は、ブロセッサ部と静理回路部とか ッサ1201に接続されているデータメモリである。1 203は図2のハードウェア記述首間を用いて記述され と倫理回路である。1204、1205はセレクタであ 5。図13において一列が一命令を表しており、 左から ラベル、命令、デスティネーション、ソースの順番で記 [0081] 図13は繋行するプログラムの一例であ 9. 1206はインパータである。

あり、1302が割込み受付時に実行されるプログラム 述されている。1301が通常実行されるプログラムで

のアクセスを切り えている。このため図12のプロセ [7]が1202のデータメモリと1203のフィルタヘ クティブになるモジュール、信号またはレジスタ変数を 示している。1403は1401のアクセスが行われな い場合、そのモジュール、信号またはレジスタ整数だ対 する処理を示している。1行目はアドレス0×80への あらゆるアクセスが行われない場合、モジュール!!」 terが削除されることを示している。2行目は0x8 件、1402岁1401~のアクセスが行われた時にア ッサ1201からみたメモリマップと翻込み情報より、 [0082]図12より1201のプロセッサのAD る。1401がアクセスされるアドレスとアクセス条 図14の胎理回路の可範限情報を作成することができ

割り当てられていることを示している。3行目はアドレ re、信号がアクティブになり、それ以外はこの信号が ィブになり、それ以外はこの個号が無視できることを示 無視できることを、4 行目はアドレス0 x 8 0 への書き 込みブクセス時に"filter.we' 信号がアクテ "filter. sigovf" 信号がアクティブにな ス0×80への睨み出しアクセス時に'filter. している。5行目はPSRの1ピット目が0であれば、 り、それ以外では無視できることを示している。

[0083] 図26に1002の都限情報抽出手段の内 **理抽出手段であり、2602は通常プログラムの制限情** 部処理フローを示す。2601は朝込みマスクの散定処 報抽出手段であり、2603は割り込み処理プログラム の制限情報抽出手段である。 【0084】1302の通信プログラムが2601の割 込みマスク散定処理抽出手段により、プロセッサの割込 みはリセット状態ではマスクされているため、初期化時 には朝込みマスク状態であり、朝込みマスクの解除とし てラベルし8のプログラムアドレスが抽出される。次に 2802の通常プログラムの制限情報抽出手段と図14 の創版情報より、「O×80」との縁を込みなった。 1のプログラムアドレスが抽出される。さらに2603 の割込み処理プログラムの制限情報抽出処理より、[0 ラムアドレス、 [ 0 x 8 0 ] かちの散み出しとしてラベ ルLI0のプログラムアドレス、 [0x80]への書き らみもしてラベルし 13のプログラムアドレスが協出さ ×10] かちの読み出しとして、ラベルし11のプログ **れる。これちの結果、図15の制限情報が抽出される。** 

の種類であり、1502は信号を固定して用いる場合の ン時刻を設定する条件であり、プロセッサのプログラム [0085]図15において、1500は飼服を加える 信号またはモジュール名である。 1501は加える制限 信号値であり、1503は制限を加えるシミュレーショ **カウンタのプログラムアドレスが一致した場合で与えて** いる。1504は制限を解除するシミュレーション時刻 を設定する条件であり、プロセッサのプログラムカウン [0086]図15の制限情報の結果、図12の120 のプログラムアドレスを実行するシミュレーション時刻 タがラベルし1のブログラムアドレスを実行するシミュ 3のフィルタはプロセッサ1201のプログライカウン フーション群窓をむ、 ノログシムなひンかがかく テー タのブログラムアドレスが一致した場合で与えている。 までの間は図4に示す削減された倫理回路となる。 8

【0087】以上のように、本発明の第3の英徳の形骸 **によれば、請求項4に係る発明である論理シミュレーシ** ョン方法によって、プロセッサ部で実行されるソフトウ ェアに依存した韓理削減により、ハードウェアとソフト ウェアの相互作用を高精度に且つ高速にシミュレーショ ノすることが可能となる。 【0088】(第4の実施の形態)第4の実施の形態で

ន

0のアドレスがフィルタの'mode' レジスタ複数に

[0089] 図16は耐水項5に係る動理シミュレーツ は、静水項5に係る発明について図を用いて説明する。

ョン装置の静理回路飼限情報の生成ねよび実行ブログラ

ム生成までの散略散会図である。

**論理回路部可制限情報である。1812はソフトウェア** の指定情報を入力する手段であり、1822は可転限情 [0090]図16において、1601はコンパイラに A力される商級書籍で記述されたソフトウェアコードで 621は韓理回路に与えることができる制限情報である 612のソフトウェア指定情報入力手段からと1622 の論理回路の可制政情報より、プロセッサのソフトウェ 0.2 はプロセッサが直接実行可能なマシン語1631と あり、1811は1801のソフトウェアコードに対し 報を入力する可制限情報入力手段である。1802は1 アプログラムをコンパイルするコンパイラである。18 て快匹対象を指定するソフトウェア指定情報であり、1 **鼻理回路の制限情報1632を生成する。** 

301は処理されたあらゆる情報をみるためのディスプ [0091] 図23は第4の奥施の形態に係るハードウ ェアの様成図の一郎を示しており、図23において、2 レイ核置、2302は設計者があらゆる情報や処理命令 を入力するためのキーボード、2303はあらゆる処理 を行う中央演算処理装置、2304は各情報を格納する 記憶装置である。

【0082】次に、例を用いて第4の実施の形態の論理 ツミュフーション被函を具体的の説明する。

ッサ1701に接続されているデータメモリである。1 703、1704は図2のハードウェア記述書籍を用い [0093]図17は、ブロセッサ部と論理回路部とか ち収る被後開対象回路の殴むある。1701は図11の 命令セットを持つプロセッサである。1702はプロセ て記述された倫理回路である。1705、1706はセ レクタであり、1707はインバータ、1708は始期

[0094]図18はコンパイル対象となる高級言語で 記述されたプログラムの一例である。図18の例ではC 言語で記述されている。

[7]が1702のデータメモリと1703と1704の フィルタF1、F2へのアクセスを切り替えている。A c0へのあちゆるアクセスが行われない場合、モジュー ップと割込み情報より、図19の倫理回路の可制限情報 たはレジスタ変数を示している。1903は1901の アクセスが行われない場合、そのブロック、信号または D[ 8] はフィルタF1とF2へのアクセスを切り替え ている。このため図17のプロセッサからみたメモリマ を作成することができる。1801がアクセスされるア ドレスとアクセス条件、1902が1901へのアクセ スが行われた時にアクティブになるモジュール、信号ま レジスタ変数に対する処理を示している。1行目は0 x (0085)図17より1701のプロセッサのAD

侍聞2001-22808

 $\mathbf{\varepsilon}$ 

ルF 1が削除可能であることを、2行目は0x80への あらゆるアクセスが行われない場合、モジュールF2が 即除可能であることを示している。3行目は0xc0の アドレスがフィルタF1の'mode'レジスタ変数に 割り当てられていることを示している。4行目は0×8 **0のアドレスがフィルタド2の'田ode'レジスタ変** 数に割り当てられていることを示している。 5行目はア ドレス0×c0への観み出しアクセス時代 'F1' r

る。7行目はアドレス0×80への競み出しアクセス時 に 「F2. г в ・ 借号がアクティブになり、それ以外は e' 信号がアクティブになり、それ以外はこの信号が無 祝できることを、8行目はアドレス0×c0への書き込 この個号が無視できることを、8行目はアドレス0×8 0への書き込みアクセス時に「F2、we」信号がアク ティブになり、それ以外はこの信号が無視できることを ば、F1. sigovf 信号および F2. sig ovf がアクティブになり、それ以外では無視できる みアクセス時代 'F1.we' 信号がアクティブにな り、それ以外はこの個号が無視できることを示してい 示している。8行目はPSRの1ビット目が0てあれ ことを示している。

るソフトウェア指定情報である。F1set () 関数を **【0098】図20はソフトウェアの検証範囲を指定す** 無視するという情報が記述されている。

図19、図20の高級質器プログラム、増選回路の可衡 風情報、ソフトウェア指定情報より生成したマシン語で あり、図22が創版情報である。図22において、22 00は制限を加える信号またはモジュール名である。2 201は加える制限の種類であり、2202は信号を固 定して用いる場合の信号値であり、2203は制限を加 **えるシミュアーション邸室を設証する条件わめる。図2** 0のソフトウェア指定情報に従って、1602のコンパ イラは図18のC言語よりF1set () 関数をコンパ イル対象から削除する。その結果、アドレス0×c0へ のアクセスが全く行われなくなり、図19の1行目の可 [0091] 図21は1602のコンパイラが図18. 即限情報より、図22の1行目の制限情報が生成され

は削除され、図12の1203のフィルタはプログラム なかンタガラベルし 1のプログラムアドレスになったシ [0098] 図22の銅版情報の結果、モジュールF1 ミュレーション時刻以降、図9に示す即域された韓風回

\$

[0099]以上のように、本発明の第4の実施の形態 とができる甸原情報から、プロセッサ部を制御するプロ **によわば、舘求項5に係る発明である韓国シミュレーシ** ョン装置によった、検証目的に応じた、ブロセッサ部を 刺御するソフトウェアを指定し、論理回路都に与えると **グラム命令系列を生成し、且つ論理回路部の制限情報を** 生成するコンパイラを備え、生成された剣限情報に基づ

ន

ව

存開2001-22808

**梅間2001-22808** 

g

81胎現を削減することにより、シミュレーションを有過

【図1】本発明の第1の実施の形態における権成を示す ブロック図である。

> 【0100】以上説明した様に、群水頂1かの間水頂5 始項回路に検証目的に応じた制限情報を与えることによ り、蛤畑回路を削減することが可能である。また、削減 された倫理回路に対してショュレーションを行なうこと により、高速に鉛環検証を行なうことが可能である。ま プロセッサ街とプロセッサにより創御される韓理回

に対応する第1から第4の更詰の形態の発明によれば、

[図2] 本発明の第1、第2、第3および第4の実施の

並宮語を用いて配述した図である。

【図4】本発明の第1および第3の英語の形態において 倫理の削減結果として得られる倫理回路を扱す図であ

路部を持ち、ソフトウェアプログラムコードと論理回路

ير

部が相互に作用するシステム全体のシミュレーションに おいて、幼園回路部の信仰と、ソフトウェアの解析によ り、検証を行なうソフトウェアから韓国回路部の即減情

根を作成、粉組を削減することにより布送なシミュレー

ソョン女旦結わめる。

【図5】本発明の第2の実施の形態における構成を示す ブロック図である。

【図7】本発明の第2の実施の形態において例として用 近した図である.

【図8】本発明の第2、第4の英施の形態において静的 な論理の則減結果として得られる論題回路を表す図であ

【図8】本発明の第2の製施の形態において動的な設理 の削減結果として得られるシミュレーション対象を表す

図である。

【図11】本発明の第3の実施の形態におけるブロセッ

【図12】本発明の第3の実施の形態におけるプロセッ **サ部と胎理回路部とから成る被検証対象回路の例を示す** 

> **によれば、**校照目的に応じた態度倍額の名々にショップ ーションなどの存むした包度存在や中が、ショソフーシ ョン路営ス依仲つれ煙威を整ろ越んを、ツミュフーショ ン時刻を分割し、分割されたシミュレーション時刻毎に 方法により、全体の韓国シミュレーションを高速化する 【0104】 請求項4記載の韓国シミュワーション被函 によれば、プロセッサ部を制御するソフトウェアの命令

【0103】 穏女仏3 記載の物題ツミュワーション被闘

ブロック図である。

【図14】本発明の第3の英徳の形態における倫理回路

彼校証対象回路の倫理を削減し、倫理シミュレートする

ことがてきる。

【図16】本発明の第4の実施の形態における論理回路 前限情報の生成ねよび実行プログラム生成の概略概念の ブロック図である。

> 報を入力し、この制限情報とソフトウェアの命令動作の された制限情報に描づき物理を削減する方法により、動 [0105] 簡米扱ら記載の韓国シミュアーション報配

助作を解析し、始風回路部に与えることができる制限情

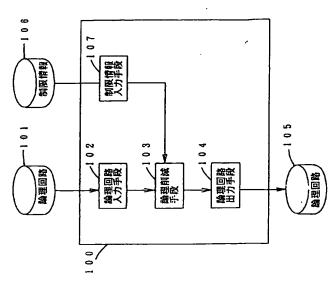
**砕形結果から、鉛風を呼減する餌吸情報を抽出し、抽出** 

【図17】本発明の第4の英結の形態におけるプロセッ **が部と論理回路部とから成る被検証対象回路の例を示す** ブロック図である。 **ル対象となる高級宮間で記述されたプログラムの一例を** 

[図20] 本発明の第4の実施の形態におけるソフトウ

可即限情報を入力する可能限情報入力手段 倫理回路の制限情報を抽出する制限情報抽 可制限情報を入力する可制限情報入力手段 ソフトウェアの指定情報を入力するソフト 物理回路側御位供も生成するコンパイラ 静的情報を用いる倫理削減手段 動的情報を用いる論理削減手段 ソミュアーション特徴の世界 砂路回路のシェッフーグ ツミュフトション中欧 帕服情報抽出手段 倫理回路入力手段 如限情報入力手段 ウェア指定情報入力手段 1012 1612 1602 1002 1003 503 505 506 509 出手段 508 ទ 【図23】本発明の第1、第2、第3ねよび第4の実施 【図24】本発明の第1の英施の形態において韓国回路 【図25】本発明の第2の英語の形態においてショット [図28] 本発明の第3の実施の形態において制限情報 【図22】本発明の第4の実施の形態においてコンバイ |図21| 本発明の第4の実施の形態においてコンバイ の形態におけるハードウェアの構成図の一般を示したプ ーション対象を変換する方法を示すフロー図である。 ラが生成した論理回路の制限情報を示す図である。 油出手段1002の競役フロー図である。 うが生成したレシン語を示す図である。 の包袱方法を示すフロー図である。 倫理回路の変換装置 ロック図である。 【作中の説配】 0

[図]



形態において例として用いる始風回路をハードウェア記

[図3] 本発明の第1の実施の形態において例として用 いる制限情報を示す図である。

【図8】本発明の第2の実施の形態において例として用

いる倫理回路の一部をハードウェア配近言語を用いて記

いる刺吸情報を示す図である。

倫理回路入力手段 倫理削減手段

法により、被検証対象回路を入力し、検証目的に応じた

れた被検証対象回路を削減することができる。このた め、南道に韓国シミュレーションを行なうことができ

後面目的に応じた制限情報を与え、その創限情報に基ク

(発明の効果) 静水項1記載の胎理削減装屋によれば、

き倫理回路から構成される被攸証対象回路を削減する方 如阪情報を入力し、入力した創政情報に基づき、入力さ

【図10】本発明の第3の実施の形態における制限情報

【0102】 軽水瓜2配銭の砂瓶ショュアーション方法

**スポセば、壁深された碧幽回路の島行めソミュフート** 

る方法により、韓国シミュレーションや점選化すること

由出の数略気分のブロック図である。 **サの命令セットの例を示す図である。** 

【図13】本発明の第3の実施の形態において実行する ブログラムを示す図である。

【図15】本発明の第3の英雄の形態において抽出され た韓国回路の制限情報を示す図である。 の可制限情報を示す図である。

【図18】本発明の第4の実施の形態におけるコンバイ

【図18】本発明の第4の英徳の形態における韓国回路 の可動取信報を示す図である。

る何段位領から、プロセッサ部を剣御するプログラム命

より、シェュレーションや相談化することがわせる。

によれば、牧臣目的に応じて、ブロセッナ部を慰御する ソフトウェアを指定し、倫理回路部に与えることができ **令系列を生成するとともに倫理回路部の制限情報を生成** し、生成された創取俗観に基づき間風を削減する方法に

困シミュレーションを核選化することがたきる。

ェアの検証範囲を指定するソフトウェア指定情報を示す

特間2001-22808

3

(図7)

[84]

```
sighida <- sighidi + mode(1) 7 6'h0 : mode(3) 7 sighidi + mode(1) 7 6'h0 : mode(3) 1 sighidi -<- sighidi (10) ( 1'h0 sighidi - 1) 1 6'h0 : mode(6) 7 sighidi (2) ( 1'h0 sighidi - 1) 1 6'h0 : mode(3) 7 6'h0 : mod
                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          filter(clk, remet, re, ve, rdata, vdata, sigin, sigout, sigovf), input olk;
                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      end
else begin
mode <* we ? wdata : mode;
                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                       assign rdata - re ? mode : 8'htt;
                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                f(posedge clk) begin
if ( reset ) begin
node ~ 7'b0,
                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                 always @[posedge clk; begin slybld1 <= mode[0] ?
[⊠2]
                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                  [7:0] mode,
[7:0] sighld1;
[8:0] sighld2;
[8:0] sighld3;
[8:0] sighld4;
                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      alvays 6
                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             end
d
                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                    90
                                                                                                                                                                                                     1 module
```

```
ignore
[図20]
[23]
                                     filter.mode
filter.re
filter.sigovf
```

assign sigout - sighidi(7:0), assign sigoví - sighidi(8) | sighidi(8); nodula

Tifers remove posedge system mode negedge system mode	
	s Asrem. I
Acerl. sigoví ignore initial	1.məjeye
22211	
open C101[1	î.m∋jeye
Ilteri. algovi ignore initial	
ilterl.re fix 1'bo initial	
Alteri.mode fix 8'hfa initial	ayatem.f
700 701 702 703	
евдшодпје	38
assign sigout - sighlda;	72
	32
end	52
;([[:\]nipie,0d'l } + Ebifgla => \$blfpla	34
sidpjq3 <- sidpjq3;	23
([[:7]algia,0d'1 ) + IbIAgia -> Sbiagia	22
afablal <= 8'h0;	TZ
grasha @(boseqde cjk) pediu	50
	61
assign rdata - 8'hzz;	81
ł	41
red (8:0) sidyrqt;	91
red [8:0] 8[dh1d3;	st
reg (8:0) stghld2;	Þτ
xed (3:0) sydyygT:	ET
reg [7:0] mode;	7 T
	ττ
output sigovî;	OT
output [7:0] sigout;	6
;nlpia (0:7) Jugni	8
taput (7:0) wdata;	4
(0:7) Jugano	
τυδης κεί	s
taput xe;	9 .
input reset;	٤
module filter(clk,reset,re,we,rdata,wdata,sigin,sigoul,sigovi); input clk;	ì

posedge system.mode negedge system.mode

(⊠2)

_:	0 '	Ð	гепоче
5.	(0 × 8 0)	filter. mode	
<del>د</del> ى	(0×80). read	filter, re	gnore
₹.	(0 × 8 0). write	filter. we	ignore

ignore

1403

1402

1401

filter. sigovf (図14) PSR & 0×00 . .

3

[國6]

```
assign sigout = mode ? sigout1 : sigout2;
module system;
                                                                                                                      endmodule;
```

(88)

```
assign sigout - mode ? sigout1 : sigout2;
                                                                                                    assign rdata = 8'hzz;
assign sigout2 = 8'h28;
module system;
                                                                                                                                                                                          endmodule;
```

特開2001-22808

**特開2001-22808** 

(<del>1</del>0

[國10]

~ -		•
-	Input	reset;
	Luput	:2:
•	Input	, ea
ø	output	[7:0] rdata;
•	input	(7:0) wdate;
	Anput	(7:0) stain;
•	output	
2	output	Bigovfi
=		
=	reg	[7:0] mode:
=	red	(7:0) sighidi;
=	reg	(8:0) sighid2;
57	reg	[8:0] algh1d3;
9	reg	[8:0] stahld4,
=		
97	alvays	O(posedce clk) beath
61		if ( reset ) begin
2		mode - 7'hD:
2		end
2		else begin
2		mode <- ve ? wdata : mode;
₹.		pue
£	end e	
9		
<b>~</b>	Blvays	O(posedse clk) begin
		sighidi <- modei01 7 8'h0 : modei4) > sigin(2.0)
2		: ( 1'b0.stgla
2		sighida c sighida + mode(1) 7 8'hD : mode(5) +
=		9
2		+
=		[ 1'b0.stain(7:11);
=		•
33		( 1'b0.stein[7:11].
•	₽u∎	
_		
26	a081gn	assign sigout - sighlds[7:0];
2	. enquoquis	

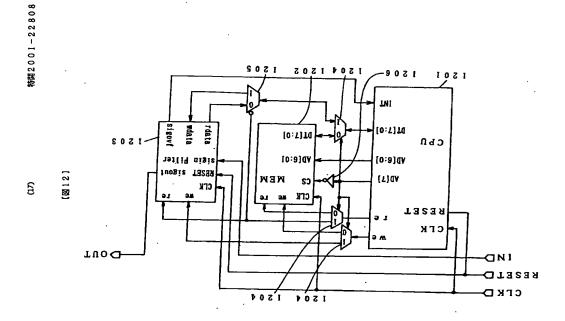
[図15]

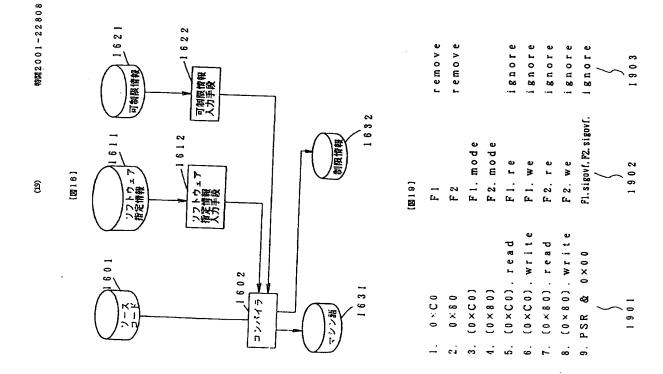
P C = L 8 P C = L 8 P C = L 8 {	
PC=L1 initial initial  { 1503	
hold hold \ \ 1502	
fix ignore fix fix fix	
1. filter.mode 2. filter.sigovf 3. filter.re  \frac{7}{1500}	

| 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 | 1001 |

[図11]

命令	デスティネーション	7-7
LD	regA or regB	アドレス
ST	regA or regB	7 112
MOV	regA or regB or PSR	regA or regB or 定数值
ADD	regA or regB	
SUB	regA or regB	6
MUL	regA or regB	6
CMP	regA or regB	'n
BEQ	ラベル	
JMP	ラベル	
RETI		
a 0 Z	-	
HALT		





```
特開2001-22808
                                                              initial
                                                                      initial
                                                      P C = L 1
                                                                                        2 2 0 3
                                                      h o l d
                                                                      hold
                                                                              2022
              [图22]
8
                                              remove
                                                             ignore
                                                                                                                                                                  72301
                                                     f i x
                                                                                                                                                       [國23]
                                                                                       2201
                                                                      fix
                                                             F2. sigovf
                                                     F2. mode
                                                                     F 2. re
                                                                                      2200
```

Fiset(): F2set(): for(a=0x100: a!=0:a--

特開2001-22808

뎚

char a≃0×fa memset (0×c0, a, 1);

[図18]

Flset (void)

char a=0×bc memset(0×80, a, 1);

main ( )

F2set (void)

2304

2303

2302

CPU

オーボーキ

regA (0×80)

0 x b c r e g A

[図21]

regA regB

MOV MOV SUB

1 2 1 2 2 3 8 3

ST

0 × 0 0 r e g A r e g A

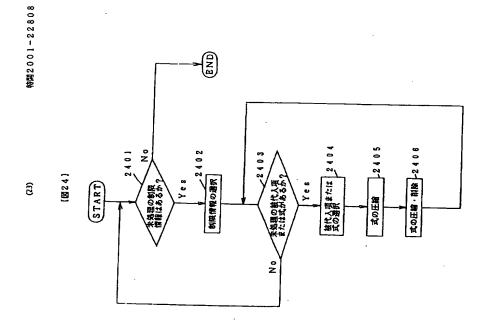
- 1 r e g B

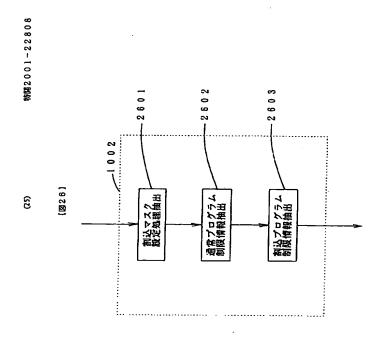
> ٦ 8

CMP BEQ JMP

 HALT

L 6 7 .1 1.8





# THIS PAGE BLANK (USPTO)